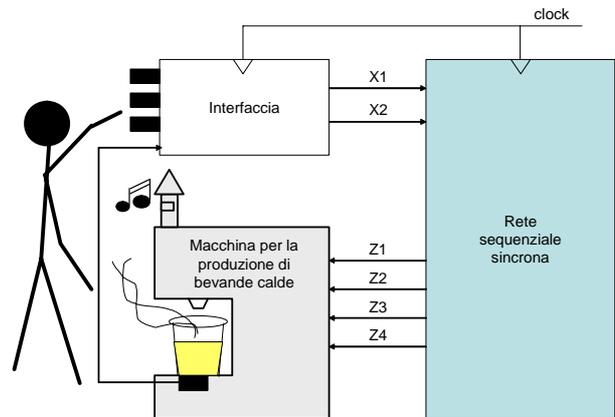


### Esercitazione N. 25

Una macchina per la produzione di bevande calde riceve da una rete sequenziale sincrona i segnali binari  $Z_1, Z_2, Z_3, Z_4$  ed esegue in corrispondenza una delle seguenti azioni elementari:

- 1000: sistemazione di un bicchiere nell'apposito alloggiamento,
- 0100: inserimento nel bicchiere di una dose di caffè,
- 0010: inserimento nel bicchiere di una dose di latte,
- 0001: generazione di un fischio di "prodotto pronto".



Ogni azione elementare impegna la macchina per **due secondi** durante i quali la configurazione di comando deve essere tenuta costante.

L'invio della configurazione 0000 consente alla rete sincrona di non far compiere alla macchina alcuna azione.

Le precedenti configurazioni di comando sono generate in sequenza opportuna dalla rete sequenziale sincrona sulla base dei valori assunti da due segnali **sincroni**  $X_1, X_2$  generati da un blocco Interfaccia:

La configurazione d'ingresso 00 è generata quando l'utente ritira la sua bevanda e permane finché non viene selezionato un nuovo prodotto.

La configurazione d'ingresso 01 è generata quando l'utente richiede la produzione di un bicchiere di latte e permane finché non viene prelevato il prodotto.

La configurazione d'ingresso 10 è generata quando l'utente richiede la produzione di un bicchiere di caffè e permane finché non viene prelevato il prodotto.

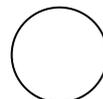
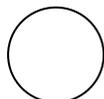
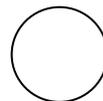
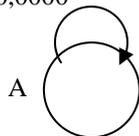
La configurazione d'ingresso 11 è generata quando l'utente richiede la produzione di un bicchiere di caffelatte e permane finché non viene prelevato il prodotto.

DOMANDA N. 1– Quale frequenza del clock minimizza il numero di stati della rete sequenziale sincrona? \_\_\_\_\_

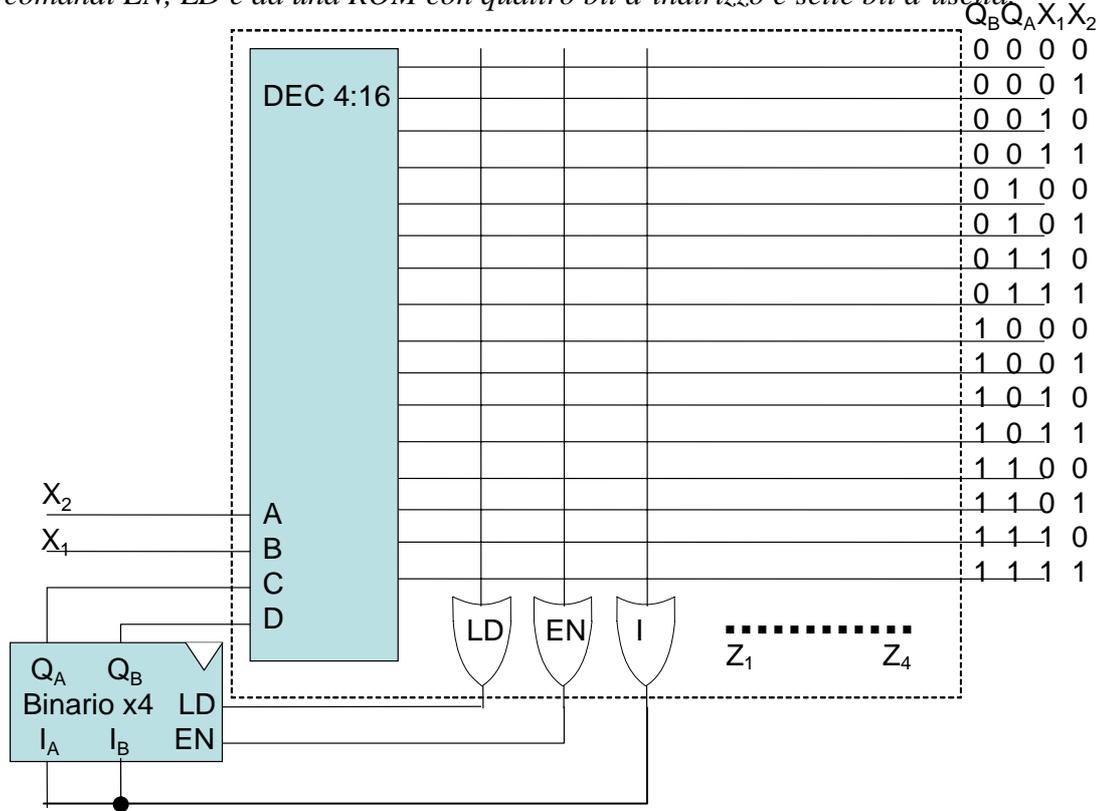
DOMANDA N. 2 – Ipotizzando l'impiego del clock sopra individuato, individuare il grafo di Mealy della rete sequenziale sincrona che minimizza il tempo di preparazione di ciascuna bevanda.

La configurazione d'ingresso 00 deve inizializzare la macchina nello stato di attesa di scelte da parte dell'utente (in figura, il nodo A).

$X_1 X_2, Z_1 Z_2 Z_3 Z_4$   
00,0000



La rete sequenziale sincrona deve essere realizzata con un CONTATORE BINARIO x4 dotato di comandi EN, LD e da una ROM con quattro bit d'indirizzo e sette bit d'uscita.



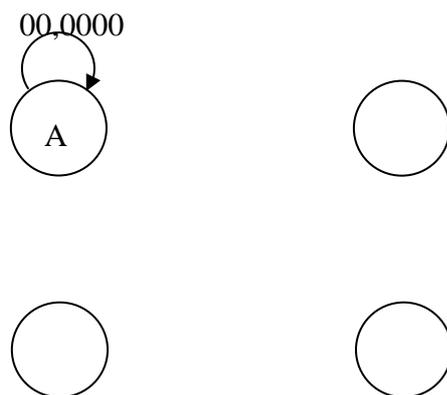
DOMANDA N. 3 – Individuare una codifica degli stati che consenta di “caricare” con il LD=1 le sole configurazioni 00 e 11 (IA= IB).

stato	QB	QA
A	0	0
	0	1
	1	0
	1	1

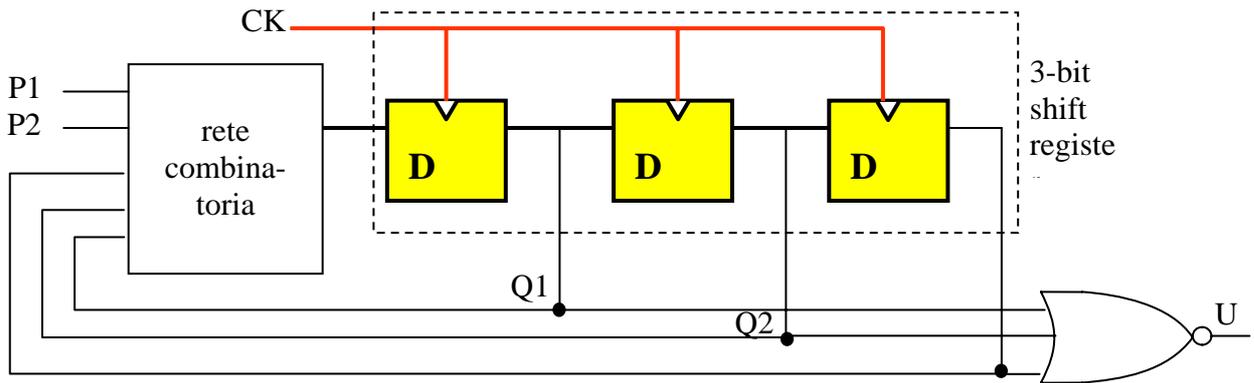
DOMANDA N. 4 - Programmare la ROM sopraindicata in modo da ottenere gli appropriati comandi EN, LD del contatore ed il dato I da caricare con LD=1.

DOMANDA N. 5 – Attribuendo a tutte le produzioni la stessa durata, è possibile impiegare un contatore con EN e RES. Con questa ipotesi individuare grafo e codifica degli stati.

X1X2,Z1Z2 Z3Z4



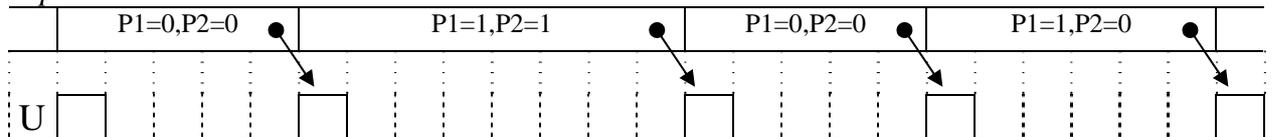
**Esercitazione N. 26**



La rete sequenziale sincrona riportata in figura deve produrre un segnale U che assume valore 1 per un solo periodo di clock, e vale poi 0 per un numero di periodi programmabile mediante gli ingressi P1 e P2. I due segnali P1 e P2 possono modificare il loro valore solo nell'istante di sincronismo che segna l'inizio dell'intervallo in cui l'uscita U assume il valore 1. I comportamenti possibili sono:

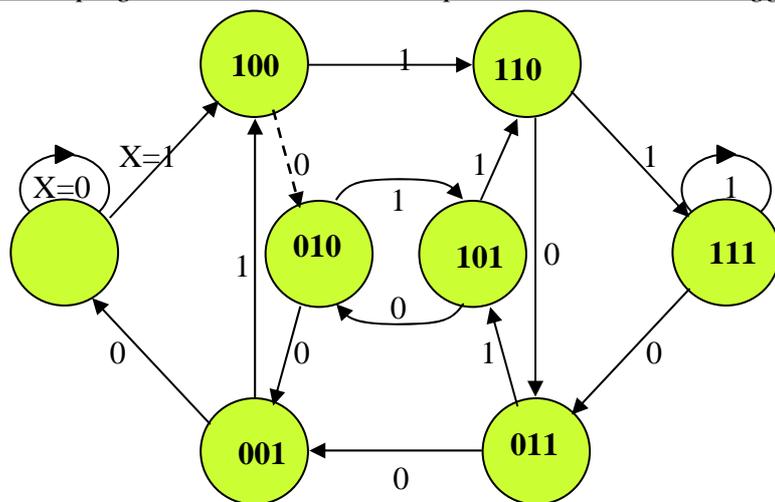
1. quando P1=0, P2=0 il successivo U= 1 deve verificarsi dopo 5 intervalli di clock
2. quando P1=1, P2=0 il successivo U= 1 deve verificarsi dopo 6 intervalli di clock
3. quando P1=0, P2=1 il successivo U= 1 deve verificarsi dopo 7 intervalli di clock
4. quando P1=1, P2=1 il successivo U= 1 deve verificarsi dopo 8 intervalli di clock

Esempi:



**DOMANDA N. 1** - Dedurre quali percorsi (sequenze di stati) sul grafo degli stati del 3-bit-shift-register consentono di ottenere i comportamenti d'uscita desiderati e quali sequenze d'ingresso occorre fornire allo shift register per seguire tali percorsi.

E' vietato impiegare la transizione corrispondente al ramo tratteggiato.



P1	P2	stato iniziale e stati successivi	sequenza d'ingresso
0	0	: _____ e ritorno a _____	_____
1	0	: _____ e ritorno a _____	_____
0	1	: _____ e ritorno a _____	_____
1	1	: _____ e ritorno a _____	_____

COGNOME

NOME

COGNOME

NOME

DOMANDA N. 2 - Indicare sulla mappa la funzione  $X = F(P1,P2,Q1,Q2,Q3)$  ed individuarne l'espressione minima a NAND.

		PIP2			
		00	10	11	01
Q2Q3	00				
	01				
	11				
	10				

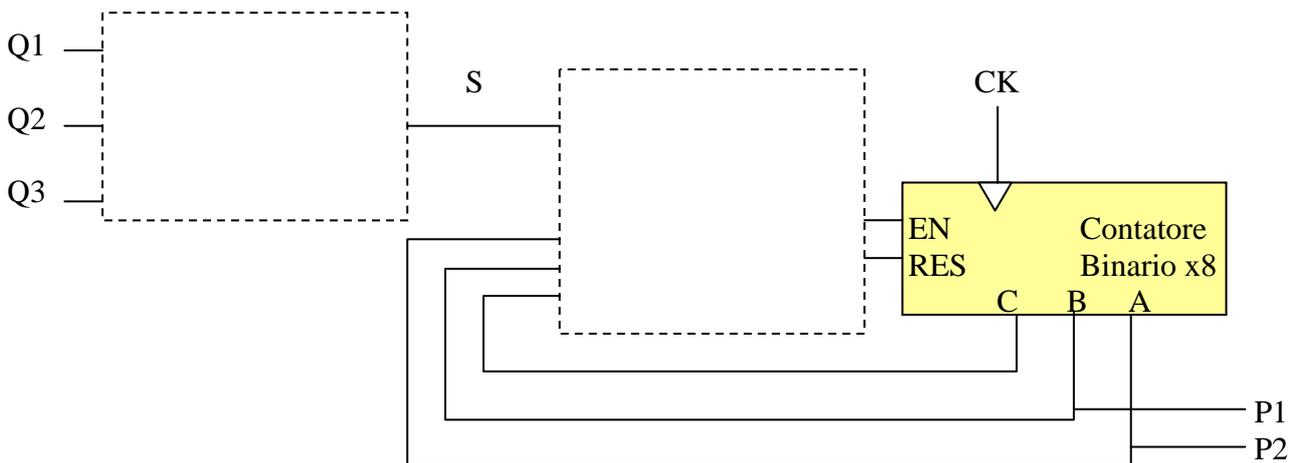
$Q1 = 0$

		PIP2			
		00	10	11	01
Q2Q3	00				
	01				
	11				
	10				

$Q1 = 1$

$X = F(P1,P2,Q1,Q2,Q3) =$

DOMANDA N. 3 – Si supponga di voler affidare la generazione di una sequenza di valori dei segnali P1, P2 ad un **contatore binario x5** realizzato dai tre blocchi indicati in figura.



Il sistema deve rispettare il vincolo dato in precedenza, per cui le uscite A,B del modulo di conteggio devono poter variare solo in corrispondenza dell'istante di sincronismo che segna l'inizio dell'intervallo in cui il registro a scorrimento ha  $U=1$ . Il primo blocco riceve Q1,Q2,Q3 (le uscite dei flip-flop dello shift-register) e genera a questo scopo un segnale S. Il secondo blocco deve generare i comandi EN, RES tenendo conto di S e riducendo a 5 la base del modulo di conteggio (dato un contatore in base 8).

Completare con reti AND,OR, NOT di costo minimo lo schema logico di figura.

Giustificazione del progetto di S: \_\_\_\_\_  
\_\_\_\_\_

Giustificazione del progetto di EN: \_\_\_\_\_  
\_\_\_\_\_

Giustificazione del progetto di RES: \_\_\_\_\_

COGNOME

NOME

COGNOME

NOME

---

---