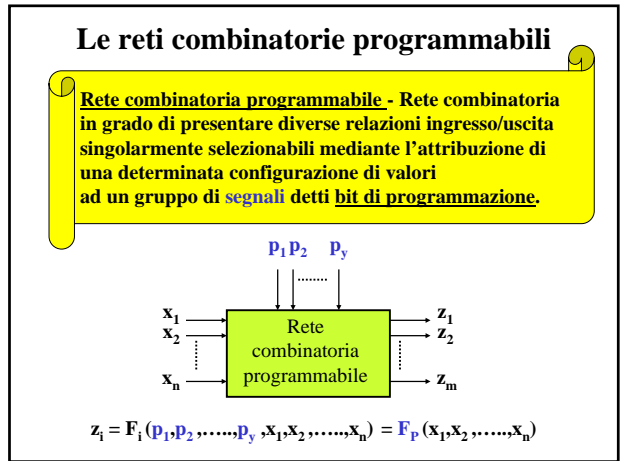
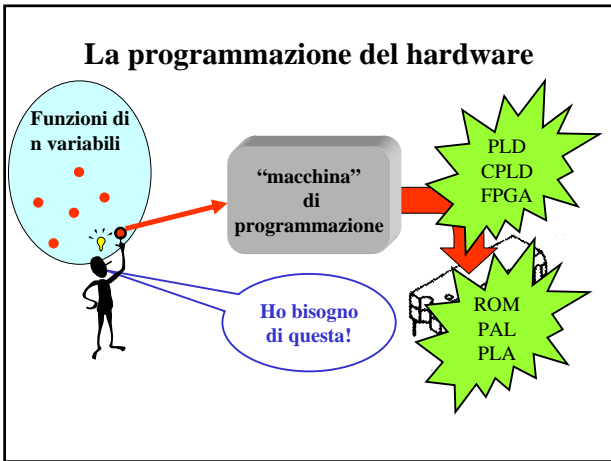
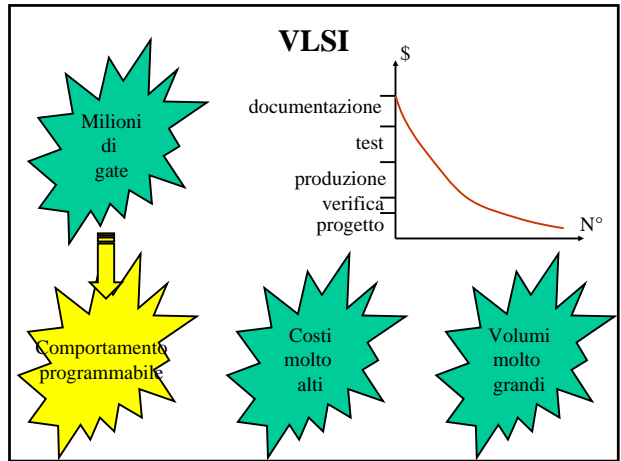
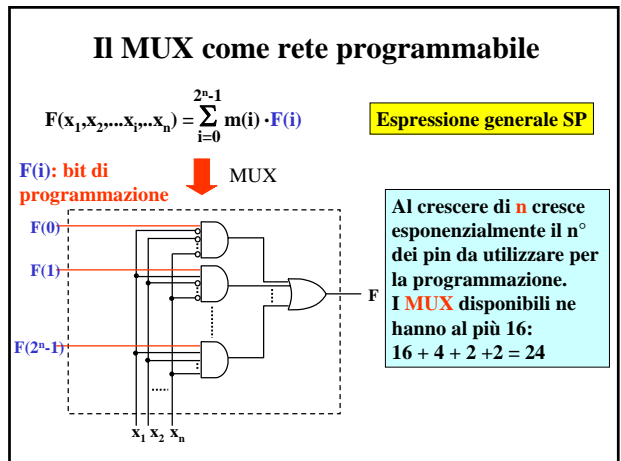


5.4 Reti programmabili

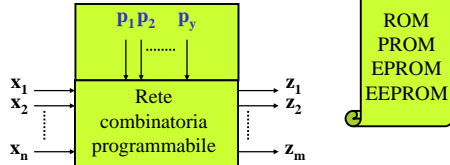


Memorie a sola lettura



Read Only Memory

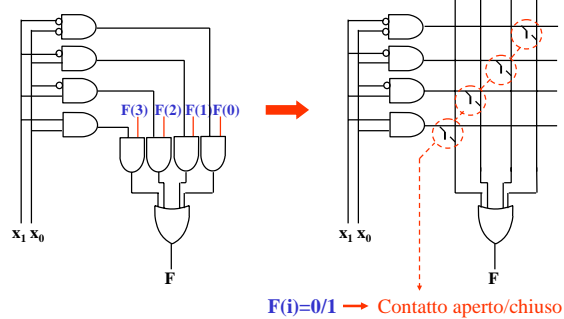
Memoria a sola lettura - Dispositivo integrato contenente
 > la realizzazione di una o più espressioni generali SP
 > i relativi bit di programmazione.



Esempio: $n = 24$ piedini
 4 tensioni di alimentazione
 16 bit di indirizzo
 4 funzioni di 16 variabili!
 $4 \times 2^{16} = 262.204$ segnali interni di programmazione

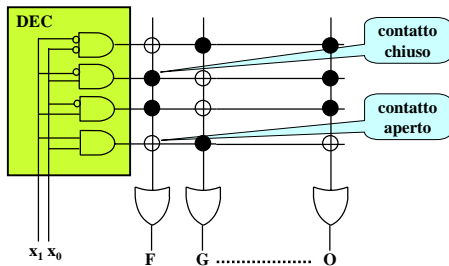
Programmazione di una ROM

Una diversa realizzazione del MUX (proprietà associativa) → I contatti al posto dei segnali di programmazione



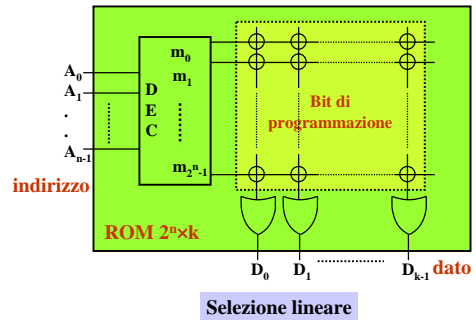
ROM a selezione lineare (2)

• Rappresentazione "compatta" della struttura di una ROM:



fan-out del DEC: realizzazione integrata di più funzioni

Le ROM come circuiti di memoria

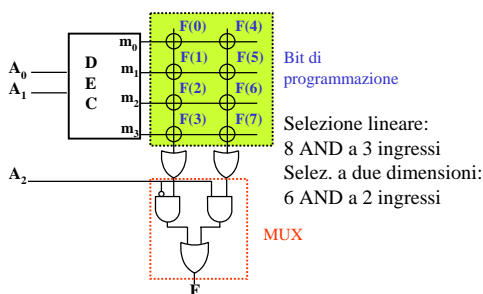


Ogni configurazione delle variabili di ingresso può essere vista come l'indirizzo di un dato formato dai bit che sono stati programmati nella riga corrispondente della matrice.

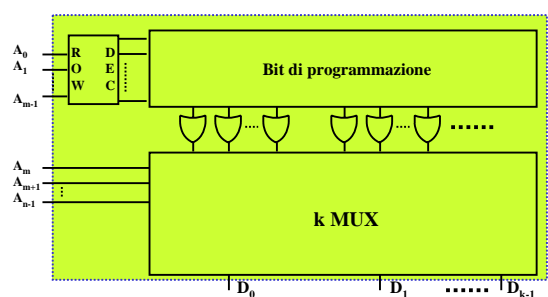
Incremento dei bit d'indirizzo

$$F(A_2, A_1, A_0) = A_2'A_1'A_0'F(0) + A_2'A_1'A_0F(1) + A_2'A_1A_0'F(2) + A_2'A_1A_0F(3) + A_2A_1'A_0'F(4) + A_2A_1'A_0F(5) + A_2A_1A_0'F(6) + A_2A_1A_0F(7)$$

$$= A_2'(A_1'A_0'F(0) + A_1'A_0'F(1) + A_1A_0'F(2) + A_1A_0F(3)) + A_2(A_1'A_0'F(4) + A_1'A_0'F(5) + A_1A_0'F(6) + A_1A_0F(7))$$



ROM a due dimensioni



Memorie non volatili a sola lettura

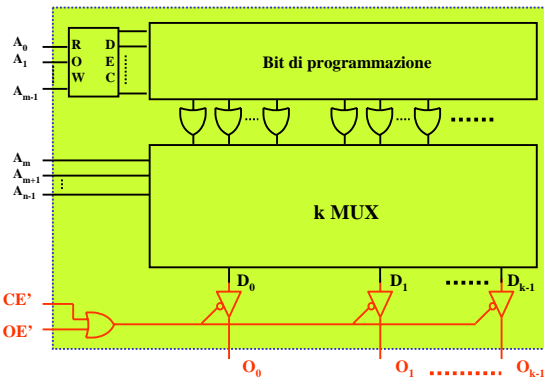
Memorizzazione di informazioni che **devono permanere quando il sistema non è alimentato** e che non **non cambiano durante il funzionamento**.

Esempi: *trascodifica bit map di caratteri ASCII, BIOS del PC, smart card*

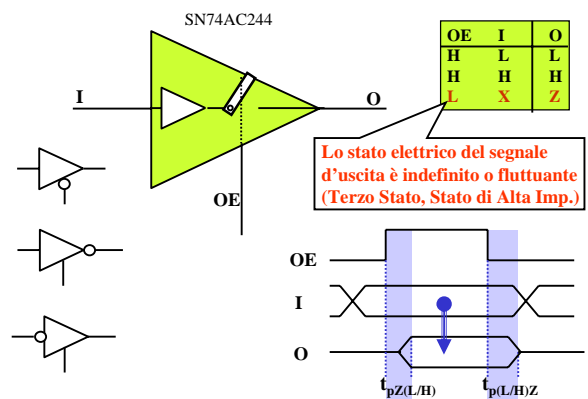
Tipo	Proprietà	programmazione	uso
ROM		una volta	n° di copie grande
PROM		una volta	n° di copie piccolo
EPROM		più volte	prototipi
EEPROM		più volte	personalizzazione

Amplificatori a tre stati (d'uscita)

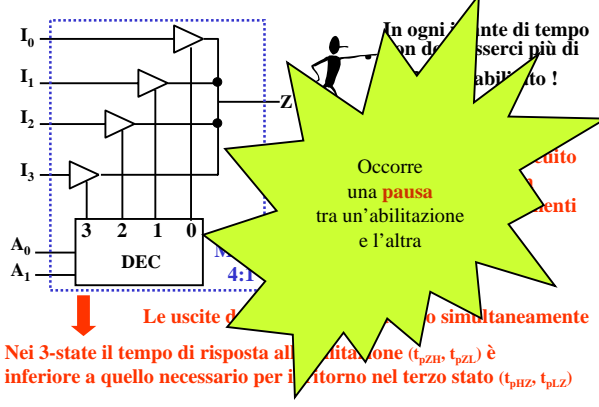
Stadio di uscita di una ROM



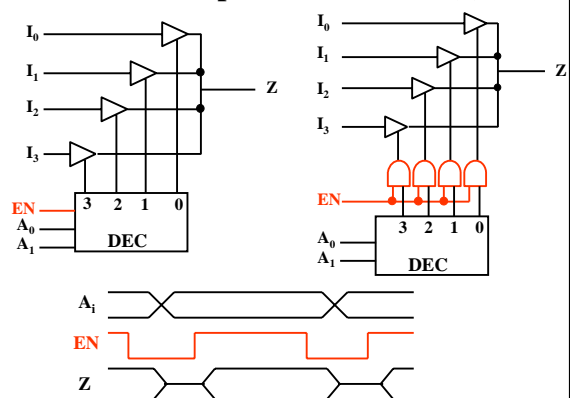
Amplificatore a 3 stati d'uscita



MUX con amplificatori 3-state (1)



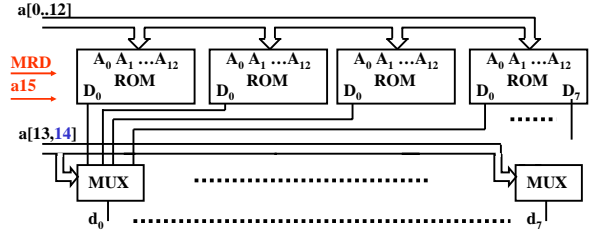
MUX con amplificatori 3-state (2)



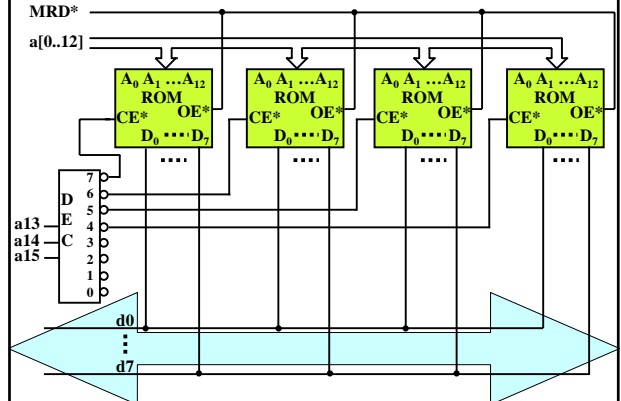
Progetto di un banco di ROM (1)

Supponiamo di voler connettere **32K byte di ROM** ad una CPU con **16 bit di indirizzo** ($A_0 \dots A_{15}$) ed **8 bit di dato** e di avere a disposizione dispositivi ROM da **8K x 8**. Supponiamo inoltre che la CPU veda il banco di ROM nella parte alta del suo spazio di indirizzamento (**8000H - FFFFH**, cioè $A_{15}=1$).

Estensione del numero degli ingressi

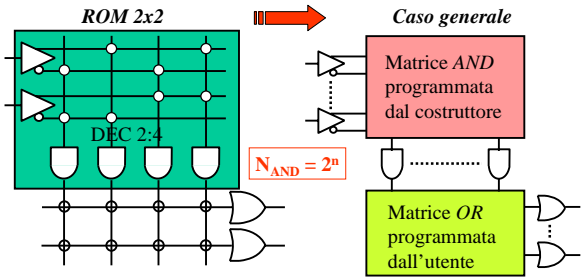


Progetto di un banco di ROM (1)



PLA, PAL, PLD

Rappresentazione di una ROM in termini di matrici AND e OR

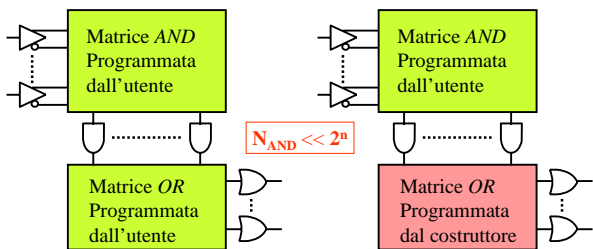


N.B. - Ogni AND realizza un **mintermine** e può essere impiegato per la programmazione di ciascuna uscita (*espressione generale SP*).

PLA e PAL

PLA: Programmable Logic Array

PAL: Programmable Array Logic



N.B. - Ogni AND realizza un **implicante** (*espressione normale SP*). Nelle PLA gli implicanti possono essere "comuni" a più uscite.

Sintesi con PLA

