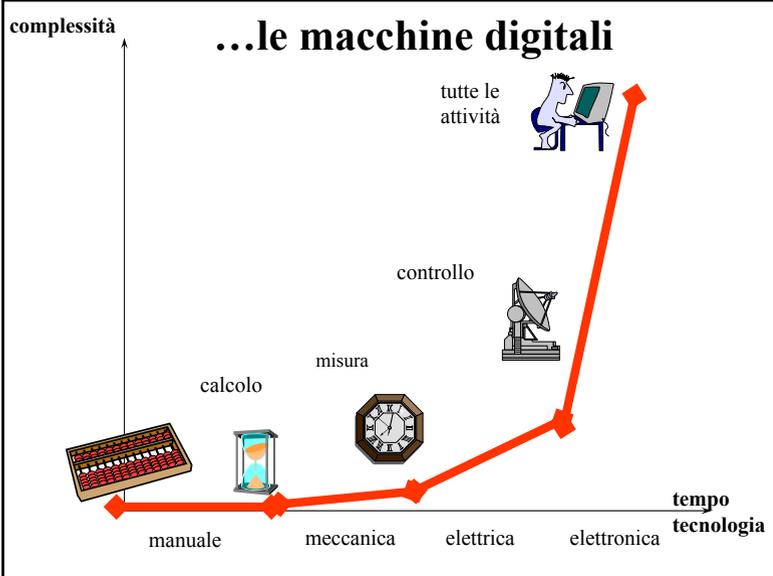


RETI LOGICHE *insegna a descrivere ed a progettare*
.....

Roberto Laschi
Andrea Lodi
Stefano Mattoccia
Marco Prandini

Aspiranti ingegneri dell'informazione



Macchine digitali

Macchine per la *rappresentazione*,
l'elaborazione
e la *comunicazione*
di **informazioni**

Sistemi artificiali che impiegano grandezze fisiche
con un numero finito di valori

Programma e Prove d'esame

Saper fare	7: Reti sincrone	Orale Prova scritta
	6: Reti asincrone	
	5: Reti combinatorie	
Sapere	4: Reti logiche	Orale Prova intermedia
	3: Modelli	
	2: Codifica binaria dell'infor.	
	1: Macchine digitali	

Regolamento prove d'esame

L'esame prevede due prove:

1. Prova scritta (2 esercizi)

- Puntti complessivamente disponibili: 22
- Superamento: punteggio di ciascun esercizio > 4

2. Prova orale

- Puntti disponibili: 11
- Superamento: punteggio > 4

Voto esame: somma dei punteggi delle due prove (purché entrambe superate)

È possibile sostituire la prova orale con:

- Prova intermedia
- Esercizio da sostenere durante la prova scritta di Luglio

Date prove d'esame

- **Prova intermedia:** SABATO 22/5
- **Prove scritte:** 24/6 9/7 sett., dic., gen., mar.

Orario

VARIAZIONE ORA "Q"

L'ora "Q" condivisa con il corso di Fisica è stata spostata al lunedì, quindi:

- il venerdì ci sono sempre 3 ore di Reti Logiche (14-17)
- il lunedì, a settimane alterne, ci sono
 - 3 ore di Reti Logiche seguite da 2 di Fisica
 - 2 ore di Reti Logiche seguite da 3 di Fisica

LABORATORIO

Il corso prevede una esercitazione della durata di 3 ore, la cui frequenza vale 1 punto sul voto finale.

<http://lia.deis.unibo.it/Courses/RetiLog0304>

Capitolo 1

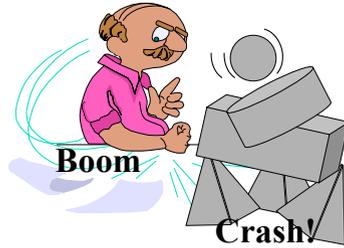
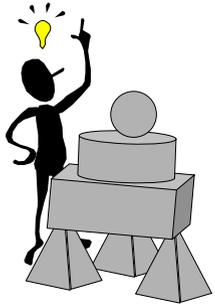
Macchine digitali

1.1 - Descrizione e progettazione

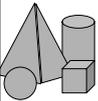
1.2 - Segnali ed interruttori

1.1
Descrizione e
progettazione

Struttura & Comportamento

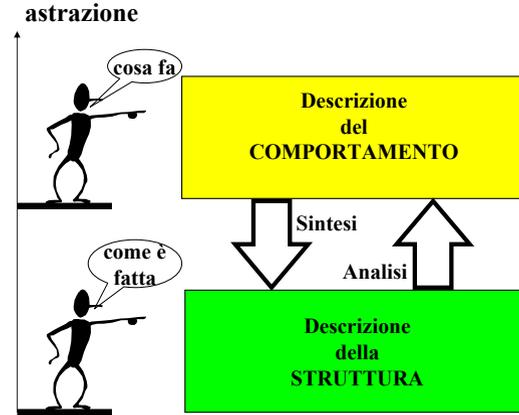


COMPORAMENTO: “vista” della macchina focalizzata sulle risposte fornite a seguito di ogni possibile sollecitazione esterna



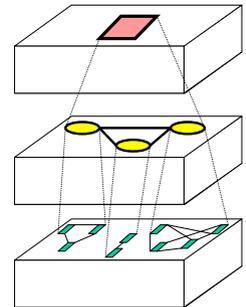
STRUTTURA: “vista” della macchina focalizzata sui componenti e sulle modalità con cui interagiscono

Analisi & Sintesi



Livelli di descrizione

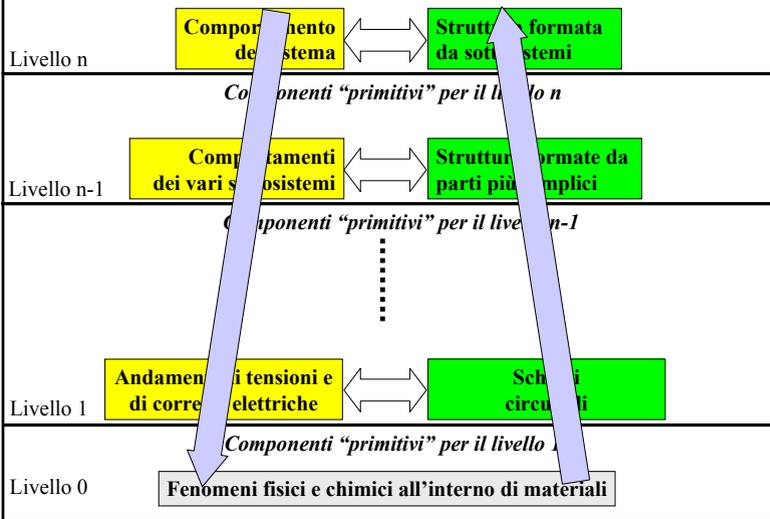
- La descrizione del comportamento può essere **più e più volte** decomposta in comportamenti più semplici da svolgere **nello spazio** e/o **nel tempo**
- Ogni livello di questa gerarchia individua strutture formate da **componenti “astratti”** la cui struttura è definita nel livello sottostante



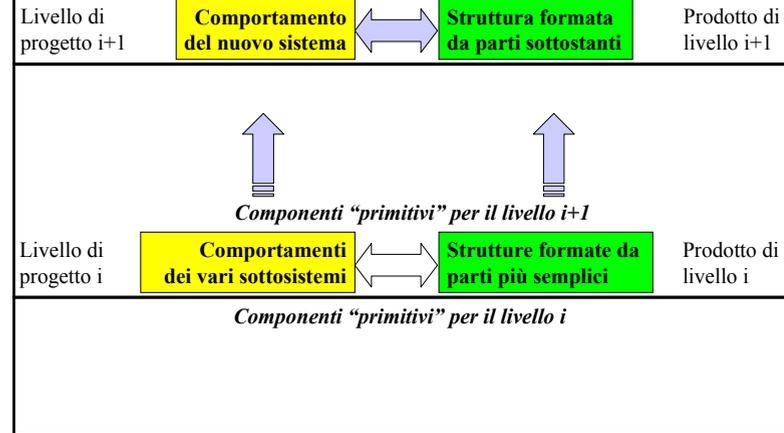
- Scendendo dall’alto verso il basso **augmenta il numero** di componenti e **diminuisce la complessità** dell’azione svolta da ciascuno

**Livelli di astrazione
e di progettazione**

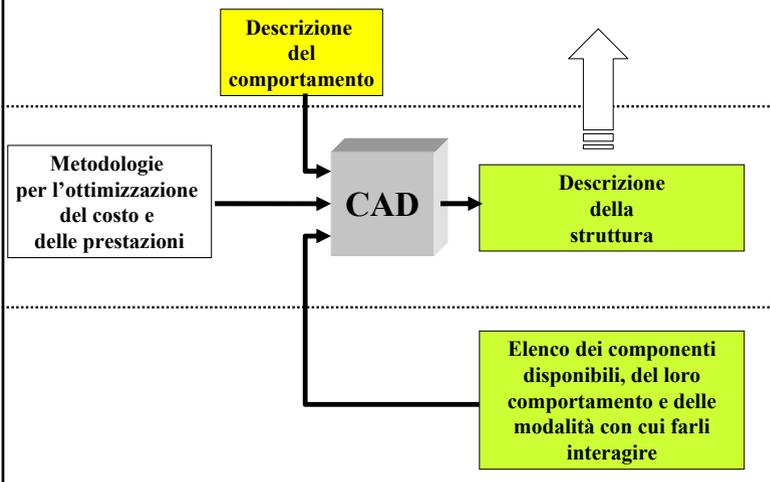
Progettazione top-down e bottom-up



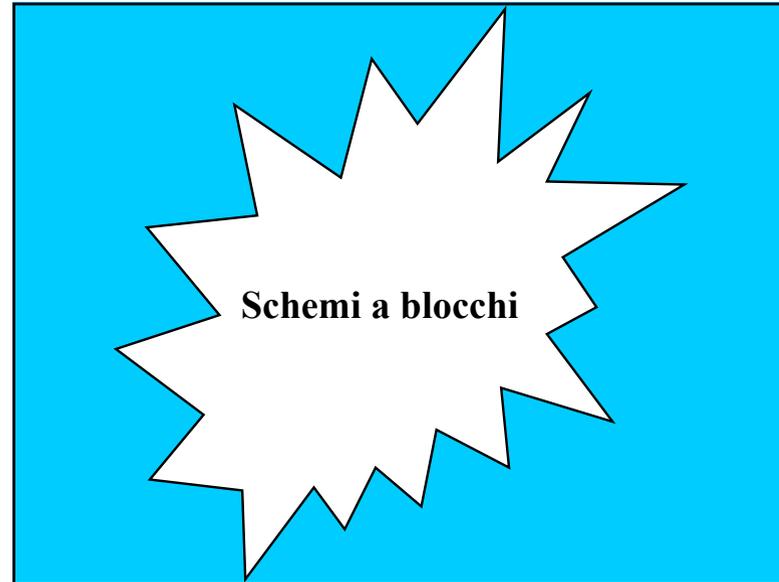
Progettazione a livelli



Il progetto, o sintesi, su un livello



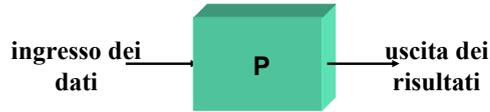
Schemi a blocchi



Il modello del “blocco” o “scatola nera”

Alfabeto
d'ingresso

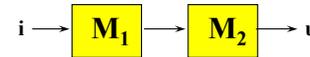
Alfabeto
d'uscita



$P \leftrightarrow$ relazione **ingresso/uscita** o di **causa/effetto**
 •trasformazione
 •temporizzazione

Regole “elementari” di composizione

a) in serie

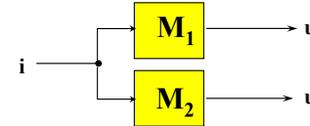


$$u = M_2(M_1(i))$$

**Funzione
composta**

Deve operare prima il blocco a sinistra, poi quello a destra.

b) in parallelo

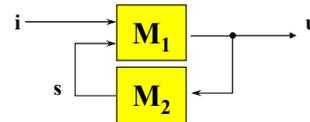


$$\begin{cases} u_1 = M_1(i) \\ u_2 = M_2(i) \end{cases}$$

**Sistema di
funzioni**

I due blocchi operano contemporaneamente.

c) in retroazione



$$u = M_1(i, s)$$

$$s = M_2(u)$$

$$u = M_1(i, M_2(u))$$

**Funzione
ricorsiva**

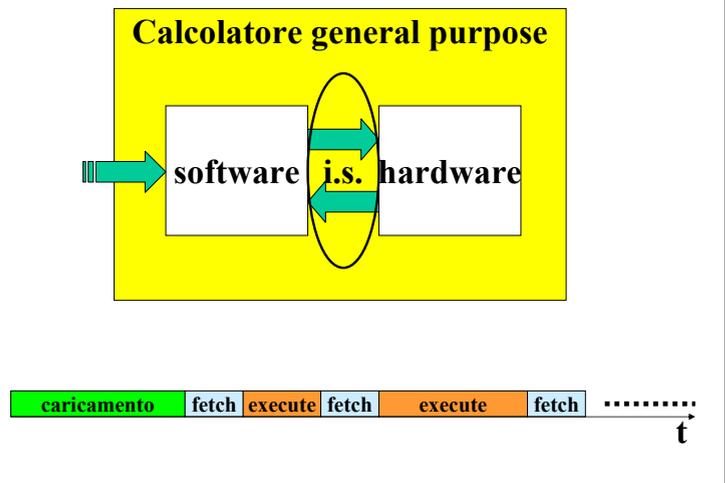
È necessario che l'anello completi un calcolo prima di avviarne uno nuovo.

Classificazione di alto livello

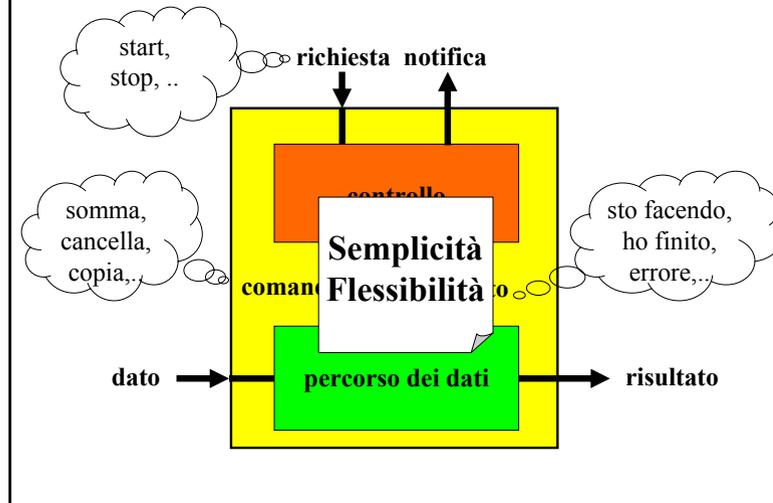
- Macchine special purpose
parametri
- Macchine general purpose
principio del programma memorizzato
Babbage (1833)
Turing e von Neumann (1941)

**Il livello
architettonico**

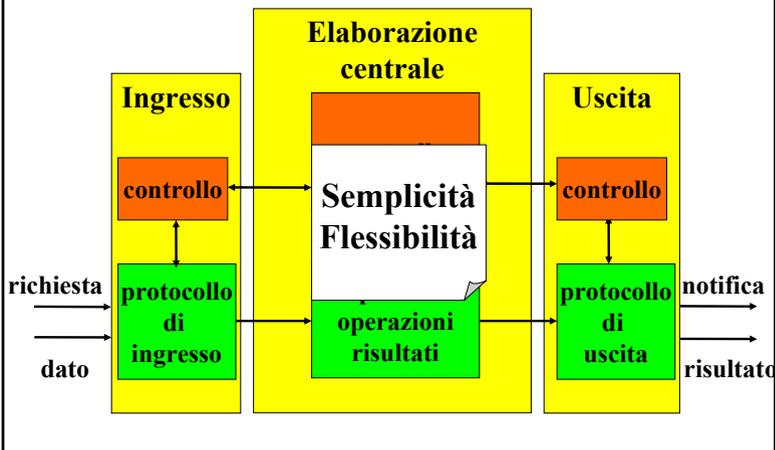
Hardware e Software



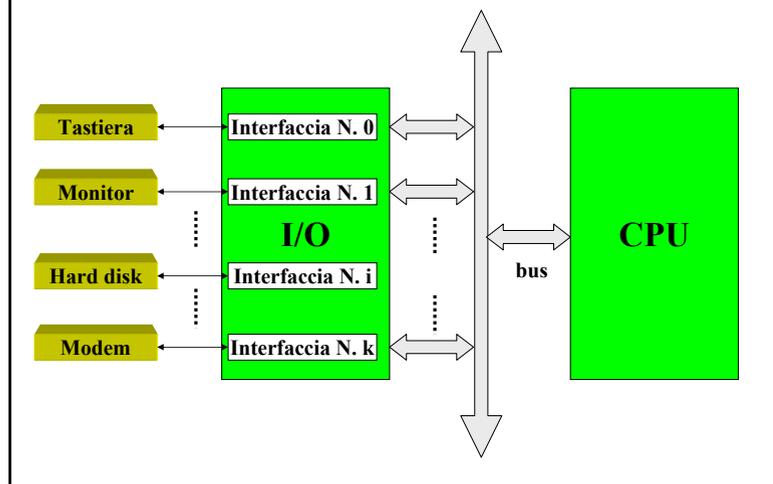
Il Controllo ed il Percorso dei dati



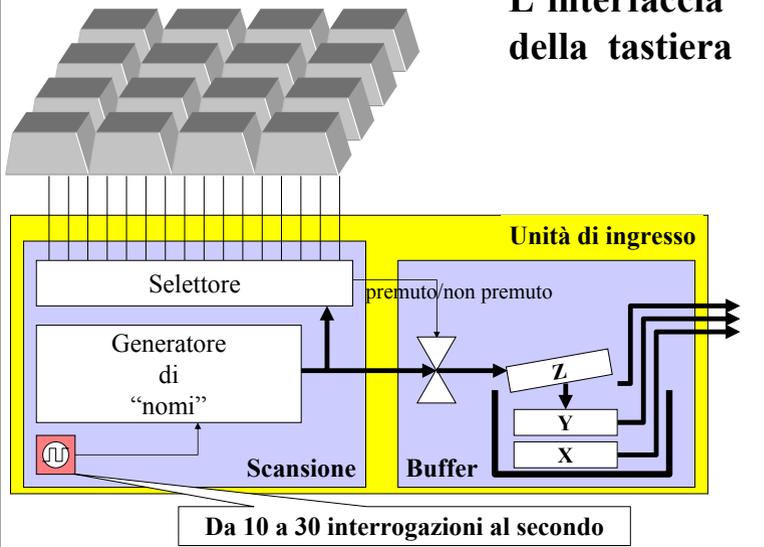
Central Processing Unit e Input/Output



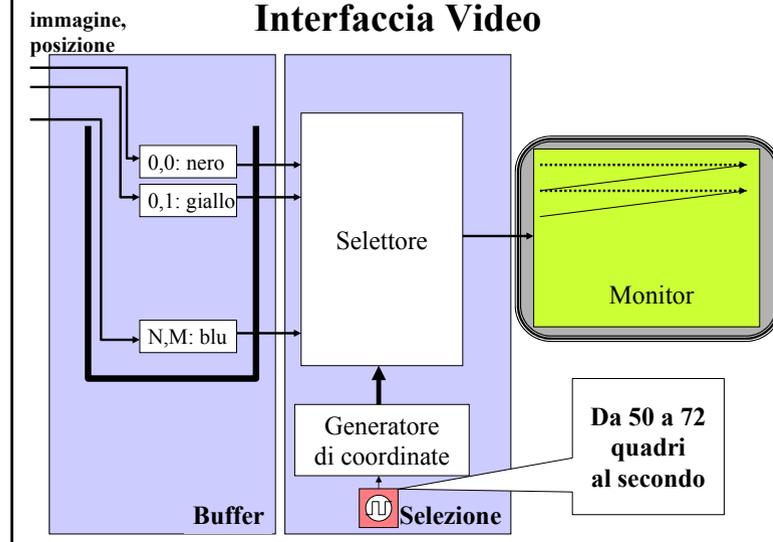
I/O, bus, interfacce e dispositivi



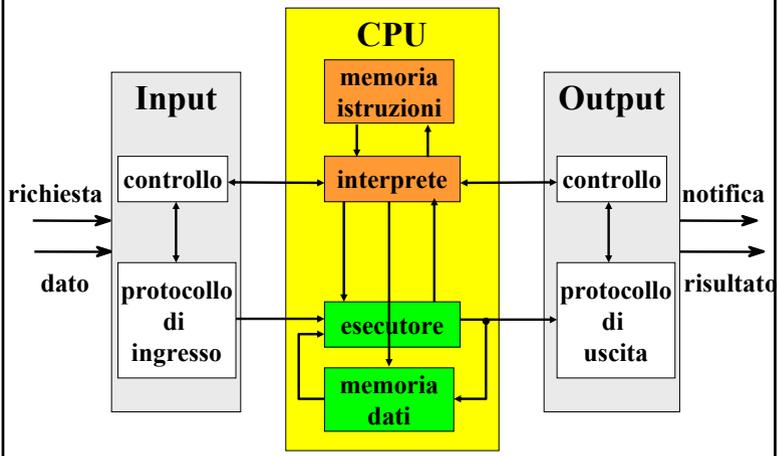
L'interfaccia della tastiera



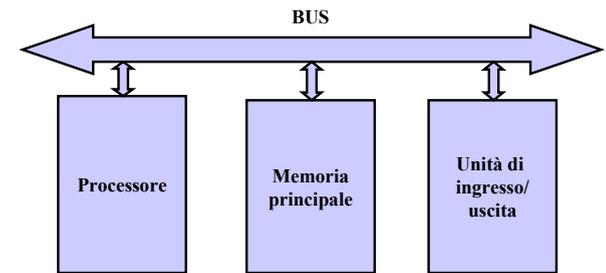
Interfaccia Video

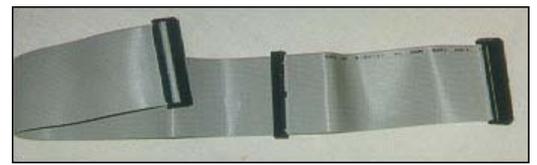
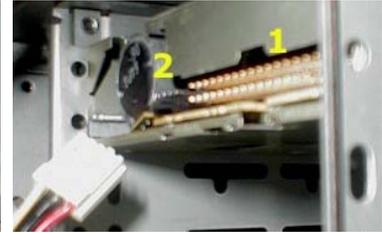
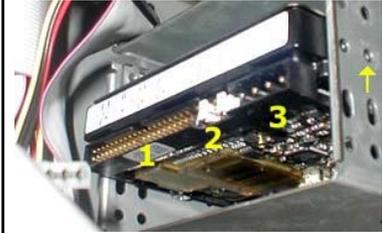
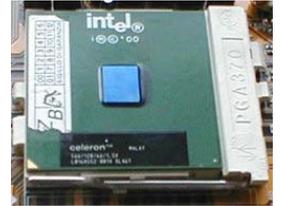
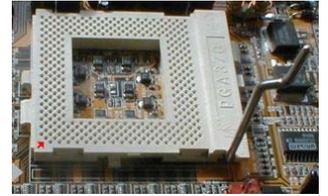
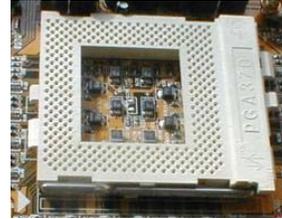
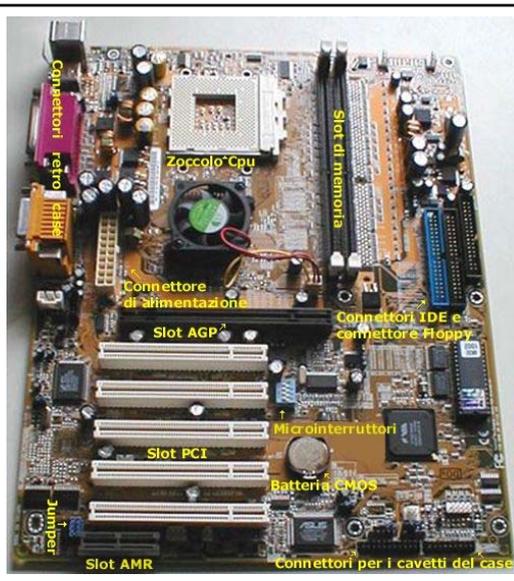


Input, Central Processing Unit, Output



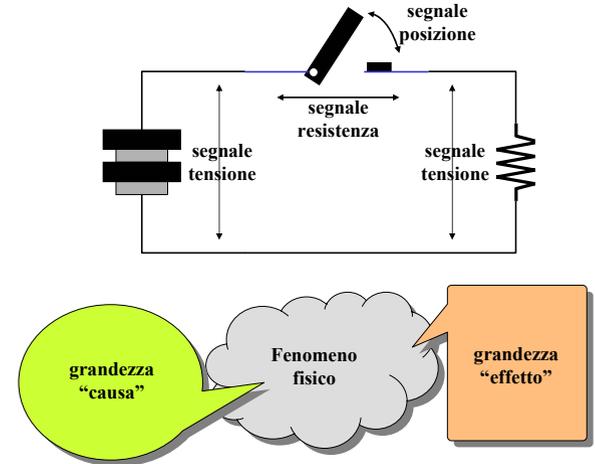
Architettura di un calcolatore elettronico





I livelli fisico e logico

Fenomeni e segnali



Il livello logico

RETI LOGICHE

1. Modalità di rappresentazione
2. Modalità di elaborazione
3. Descrizione matematica
4. Procedimenti

funzioni, variabili, espressioni

contatti, segnali e circuiti

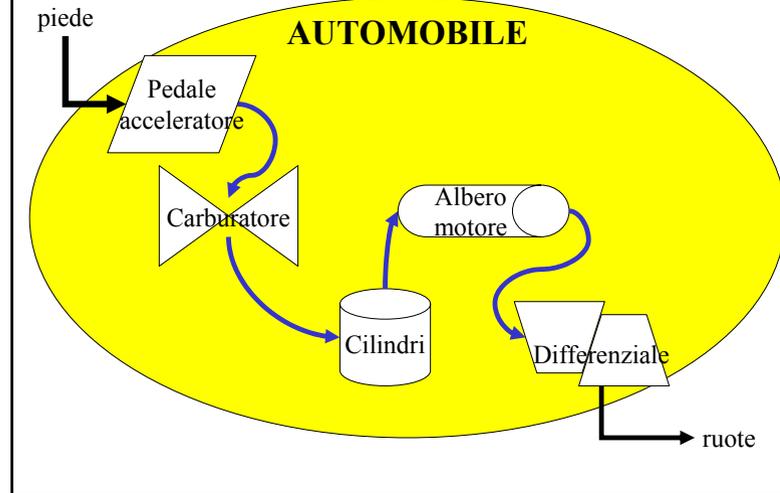
Logico

Affidabilità, velocità, ingombro, consumo, costo

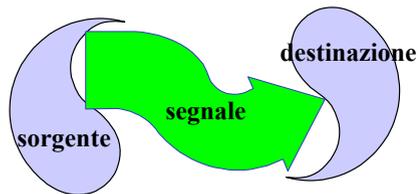
1.2 Segnali e interruttori

Segnali analogici e digitali

Segnali esterni ed interni



Il trasporto dell'informazione



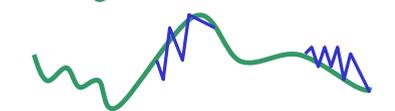
SEGNALE - Grandezza fisica variabile nel tempo il cui andamento o forma d'onda rappresenta l'informazione che la parte sorgente vuole inviare alla parte destinazione.
SEGNALI ANALOGICI: ogni variazione della grandezza fisica modifica l'informazione trasportata.
SEGNALI DIGITALI: solo a certe variazioni corrisponde una modifica di "significato".

Forme d'onda

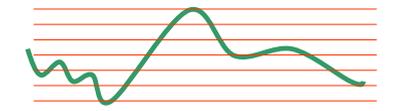
- Il segnale analogico



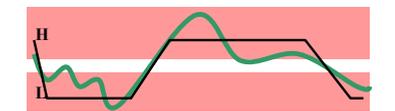
- Il disturbo



- Il segnale digitale



- Il segnale binario



Velocità e Robustezza

IPOTESI: si dispone di una tensione elettrica che varia nell'intervallo 0 — 10 volt e di cui si è in grado di generare/misurare il valore con la precisione del centesimo di volt.

PROBLEMA: comunicare il valore di un numero intero < 1000 .

SOLUZIONI

Segnale analogico: occorre **un istante** di tempo, ma un “rumore” di ampiezza pari al **centesimo di volt** modifica il dato.

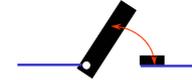
Segnale digitale: una volta suddiviso l'intervallo in 10 fasce da un volt occorrono **tre istanti** di tempo; l'insensibilità al rumore è pari a **0,5 volt**.

Segnale binario: con due fasce da 5 volt la comunicazione richiede **dieci intervalli**, ma la insensibilità al rumore diventa di **2,5 volt**.

Segnali binari: esempi



levetta:
alta/bassa



contatto:
aperto/chiuso



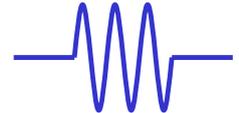
lampadina:
accesa/spenta



tensione elettrica:
High/Low



cristallo liquido:
trasparente/opaco



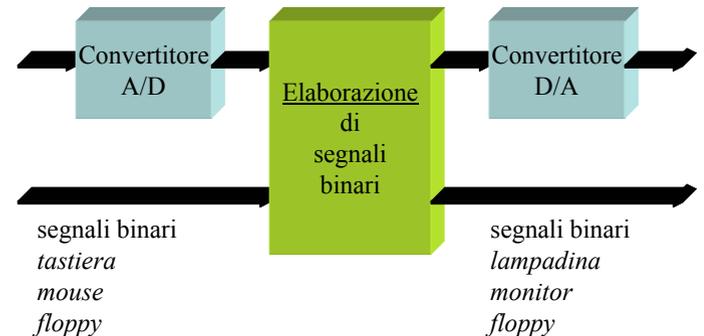
corrente elettrica:
presente/assente

Convertitori e trasduttori

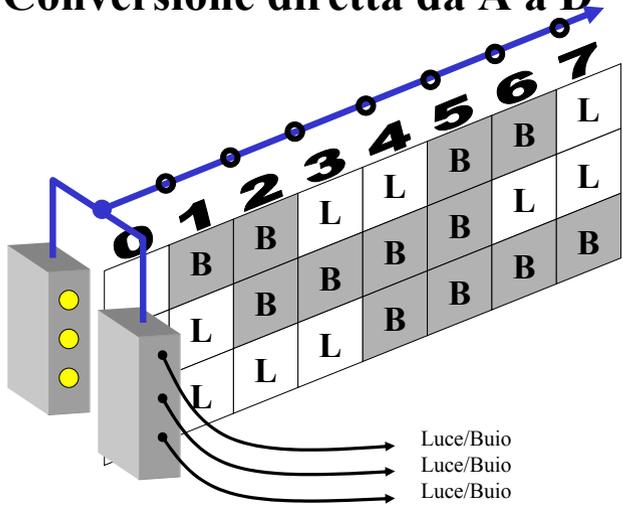
I/O analogico

segnali analogici
microfono
termostato
altimetro

segnali analogici
altoparlante
plotter
dinamo

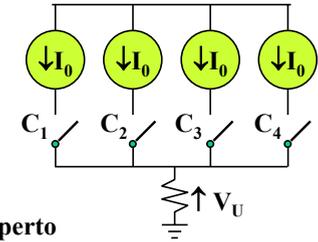


Conversione diretta da A a D



Conversione D/A: un esempio

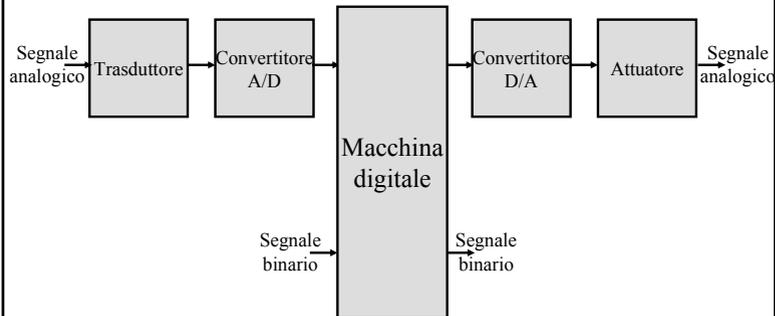
Generatore di corrente:



c = chiuso, a = aperto

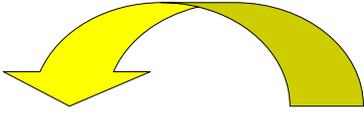
C4	C3	C2	C1	DA converter
c	c	c	c	$V_U = 4.R.I_0$
a	c	c	c	$V_U = 3.R.I_0$
a	a	c	c	$V_U = 2.R.I_0$
a	a	a	c	$V_U = R.I_0$
a	a	a	a	$V_U = 0$

Ingressi e uscite di una macchina digitale

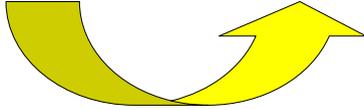


Interruttori

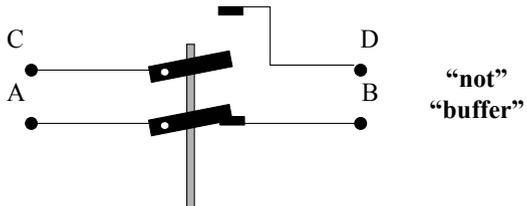
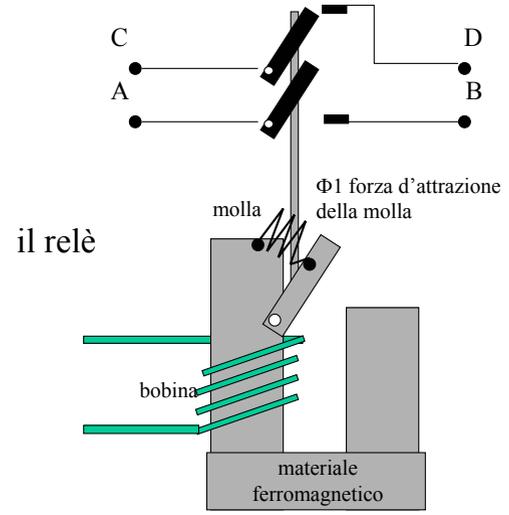
Azionamento manuale



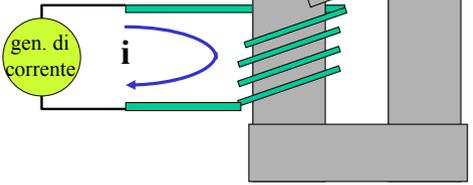
Apparati elettrici
Telegrafo



Azionamento elettromagnetico



$\Phi 2 = k i^2$ forza d'attrazione al traferro



Azionamento elettronico

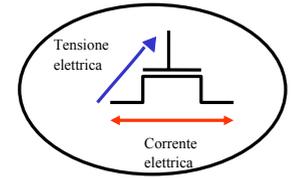
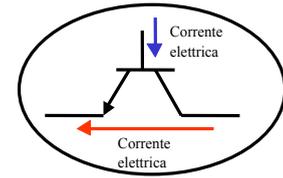
interruttore!

Causa	Effetto
valore “alto” valore “basso”	corrente SI corrente NO

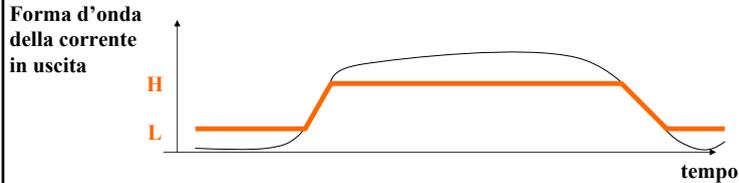
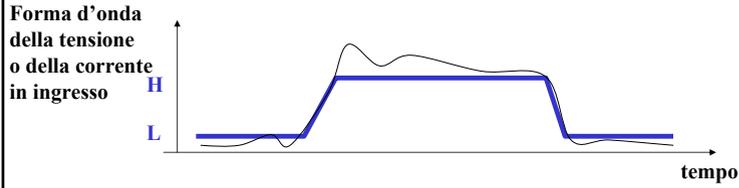
il transistor

bipolare

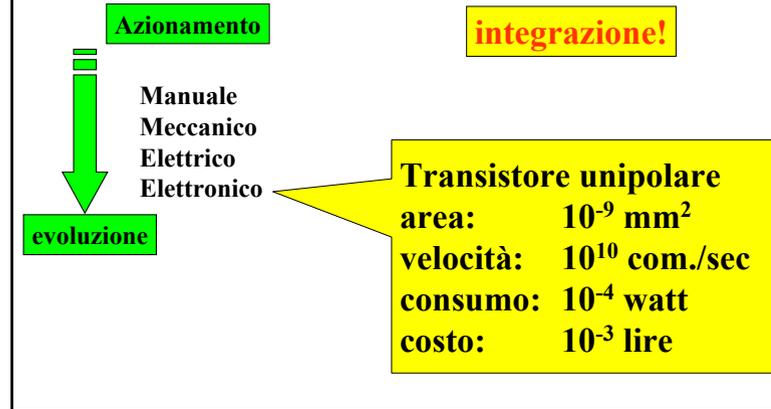
unipolare



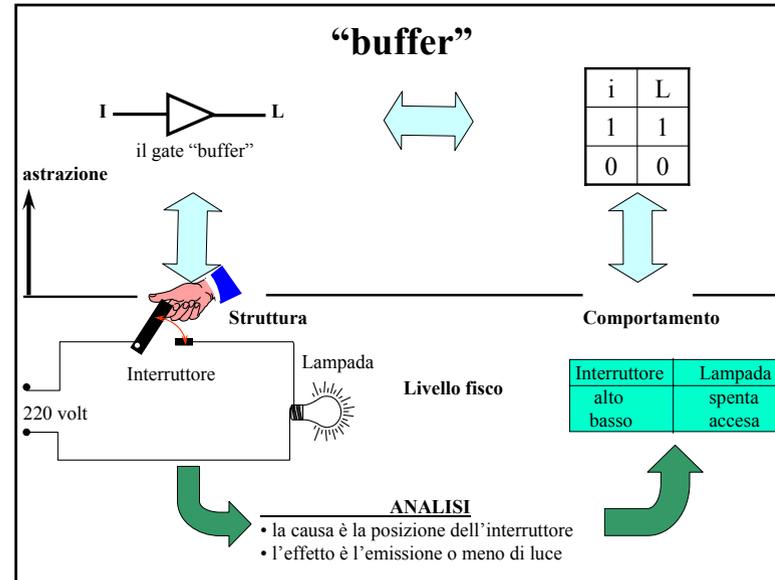
Forme d'onda della causa e dell'effetto

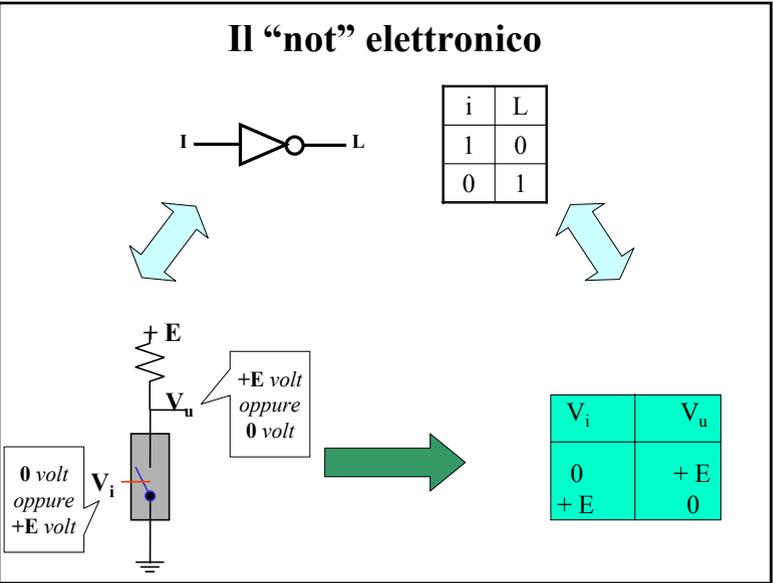
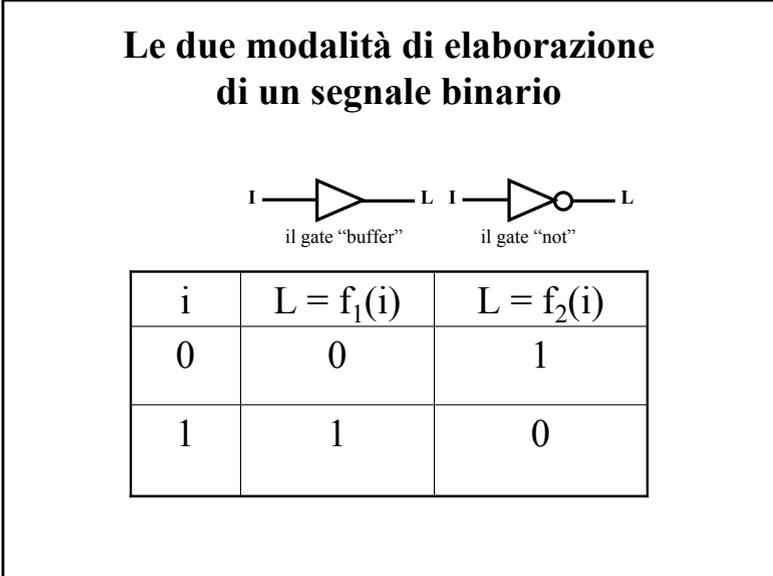
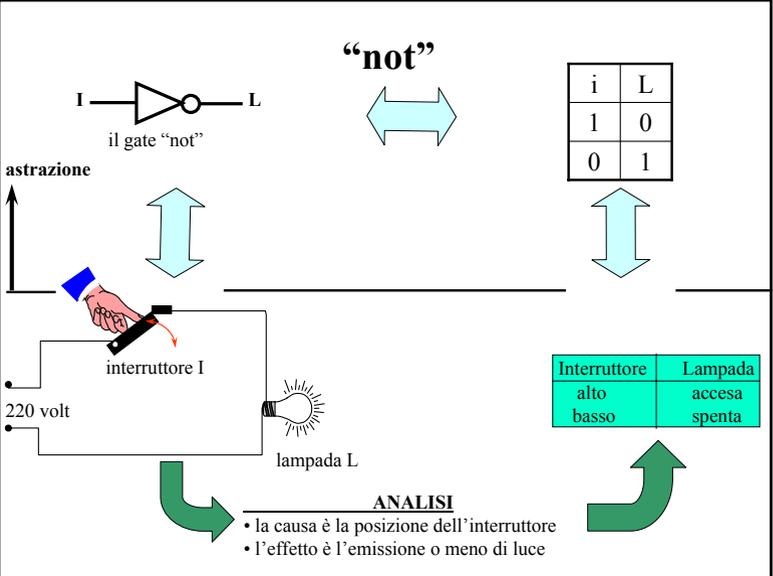


Tecnologia e prestazioni



**Descrizione
astratta**



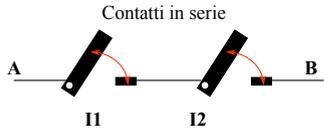


“and”

L'interruttore “complessivo” è chiuso se sono chiusi **e** I1 **e** I2



Il gate “and”



I1	I2	AB
aperto	aperto	aperto
aperto	chiuso	aperto
chiuso	aperto	aperto
chiuso	chiuso	chiuso

“or”

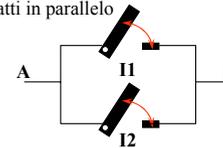
L'interruttore “complessivo” è chiuso se è chiuso **o** I1 **o** I2



Il gate “or”

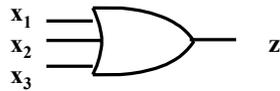
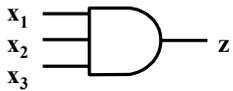


Contatti in parallelo



I1	I2	AB
aperto	aperto	aperto
aperto	chiuso	chiuso
chiuso	aperto	chiuso
chiuso	chiuso	chiuso

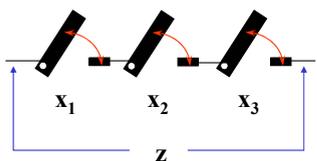
And e Or a più di due ingressi



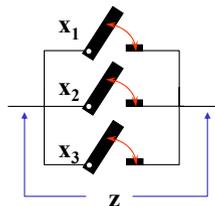
N. B. - Il numero dei segnali di ingresso di un gate è detto *fan-in*.



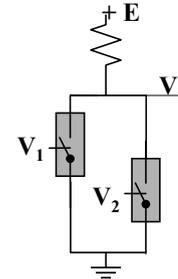
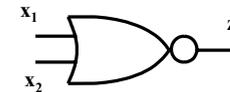
Contatti in serie



Contatti in parallelo



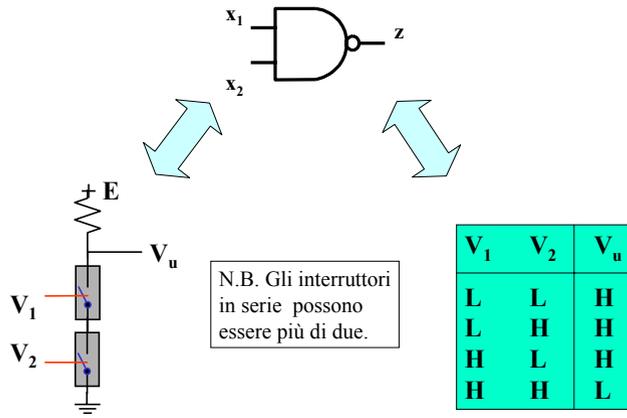
Il gate “nor”



N.B. Gli interruttori in parallelo possono essere più di due.

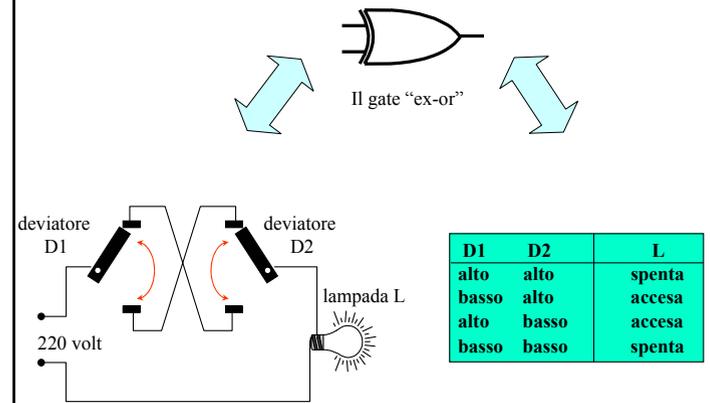
V ₁	V ₂	V _u
L	L	H
L	H	L
H	L	L
H	H	L

Il gate "nand"

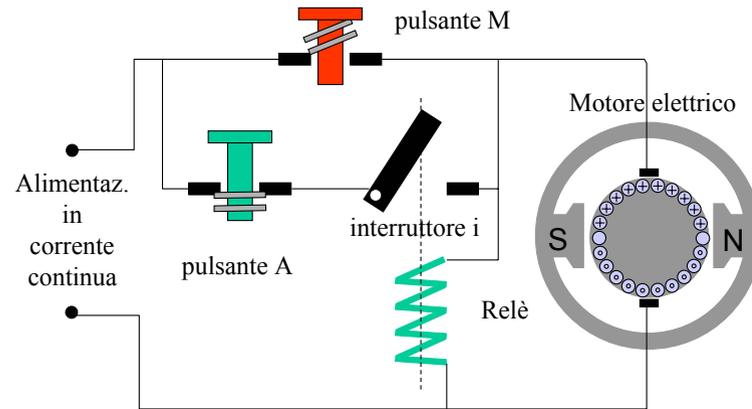


"ex-or"

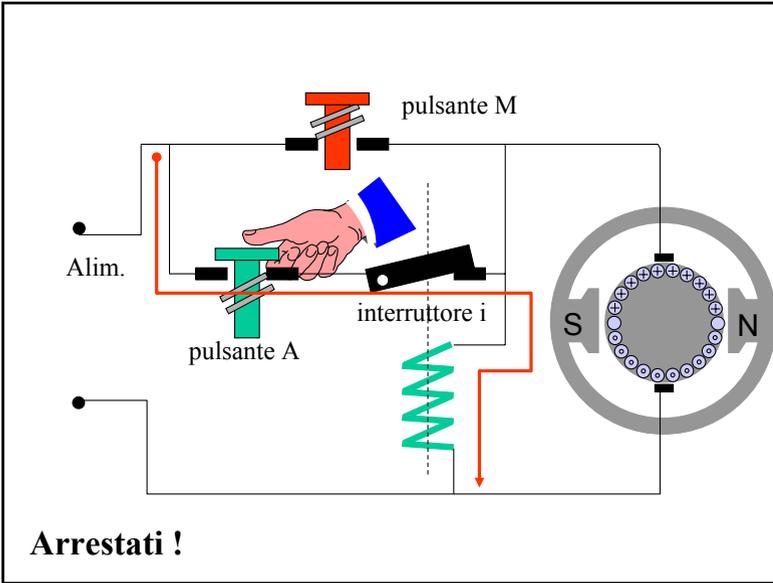
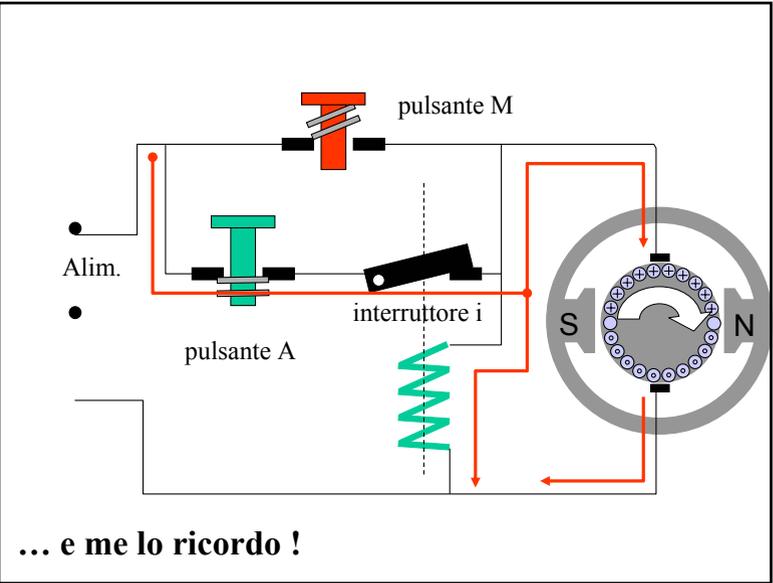
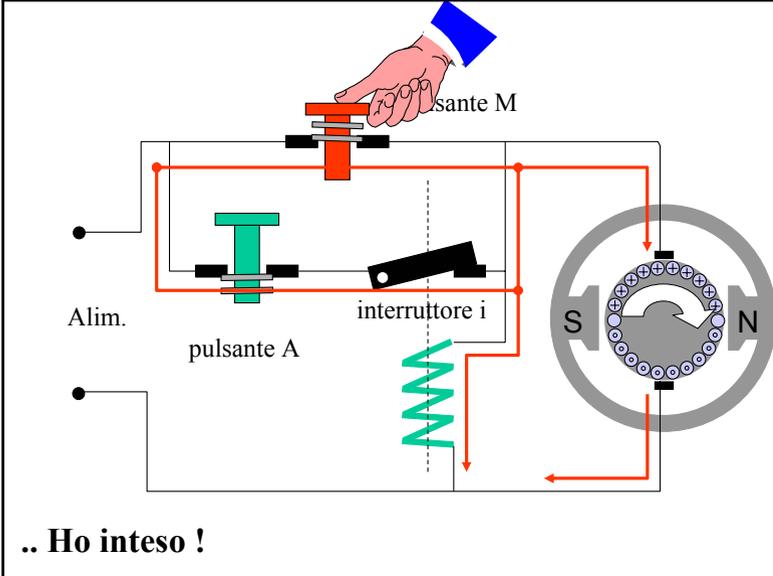
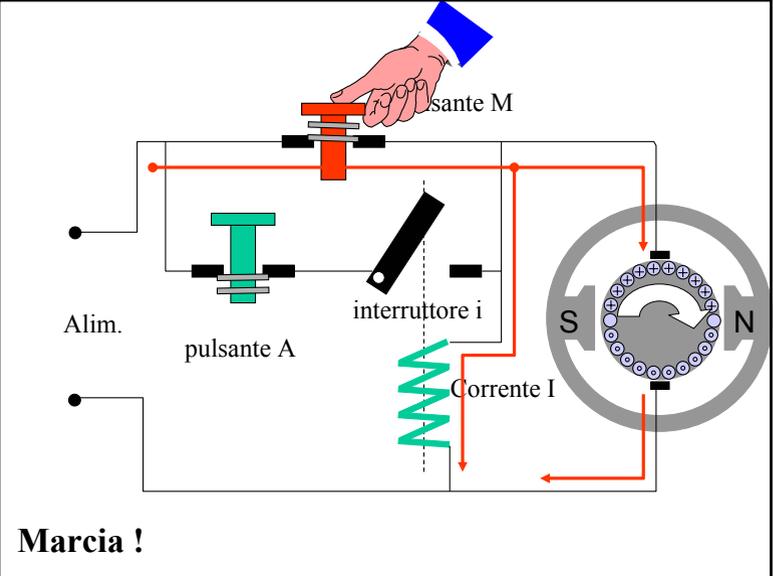
L'interruttore "complessivo" è chiuso se sono alti o D1 o D2, ma non entrambi

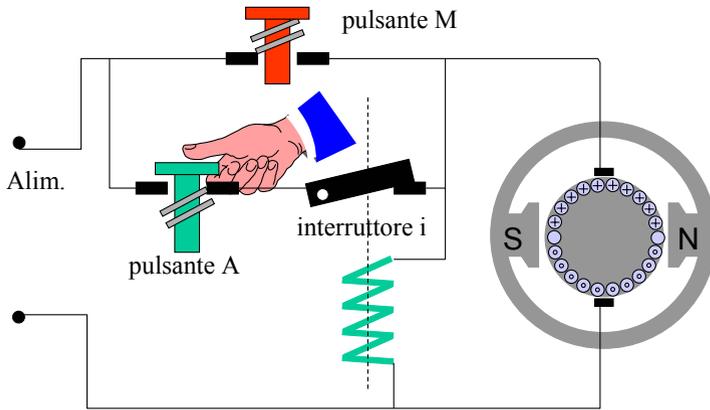


Retroazione

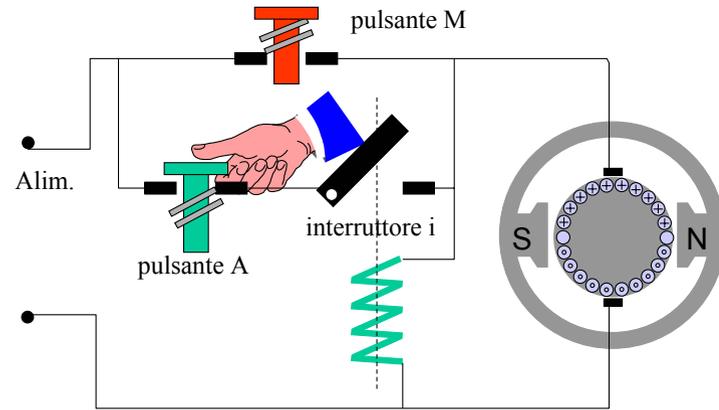


I pulsanti di Marcia e Arresto di un motore





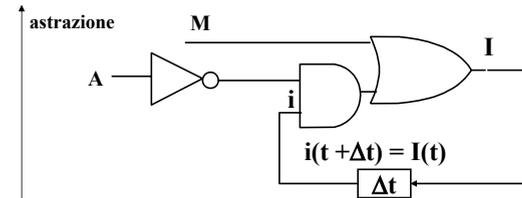
Arrestati !



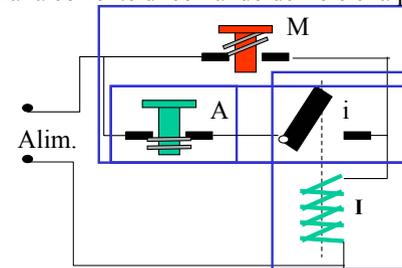
Ho capito !

Relè ad “autoritenuta”: tabulazione degli esperimenti

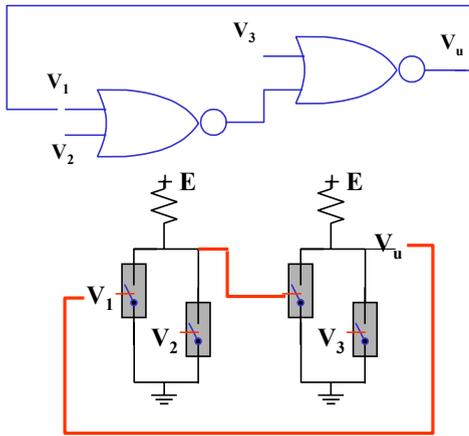
Pulsante M	Pulsante A	Interruttore i	Corrente I	Situazione
rilasciato	rilasciato	aperto	NO	stabile
rilasciato	rilasciato	chiuso	SI	stabile
premuto	rilasciato	aperto	SI	instabile
premuto	rilasciato	chiuso	SI	stabile
rilasciato	premuto	aperto	NO	stabile
rilasciato	premuto	chiuso	NO	instabile
premuto	premuto	aperto	SI	inutile
premuto	premuto	chiuso	SI	inutile



Contatti disposti in serie/parallelo ed una retroazione con ritardo Δt tra la corrente di comando del relè e la posizione del contatto i

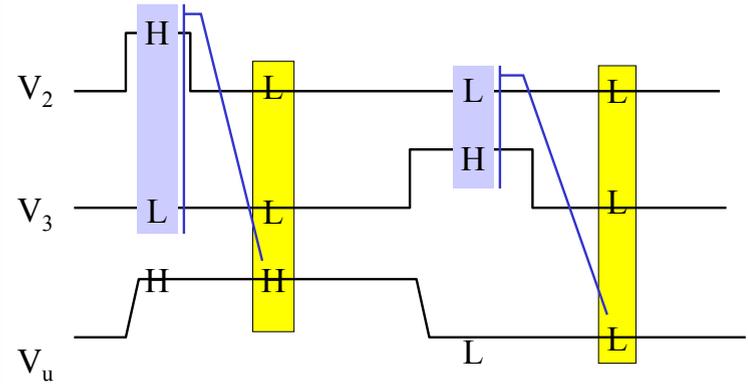


Due "nor" in retroazione



$V_2 = V_3 = L$
 $V_u = V_1 = ?$
o H o L

Il comportamento dei due NOR in retroazione



Bit e configurazioni binarie

Variabili binarie

Bit (binary digit) - Variabile x tale che:
 $x \in B\{0,1\}$

logica positiva e negativa

Segnali binari: {Presente, Assente} {High, Low}
 {Aperto, Chiuso} {Luce, Buio} ecc.

I	Interruttore	I
0	alto	1
1	basso	0

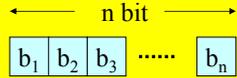
C	Contatto	C
0	aperto	1
1	chiuso	0

L	Lampada	L
0	accesa	1
1	spenta	0

logica negativa logica positiva

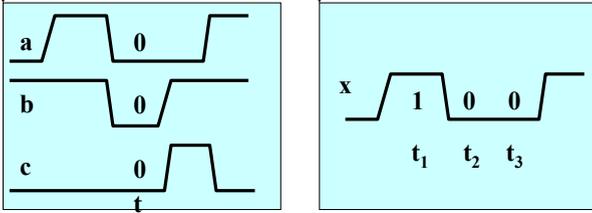
Configurazioni binarie

Configurazione binaria - Stringa
di lunghezza n di simboli 0 e 1.



- n bit hanno 2^n configurazioni binarie diverse.
- Una configurazione di n bit può rappresentare i valori di n segnali binari ad un certo istante.
- Una configurazione di n bit può rappresentare i valori di un segnale binario in n istanti.

Es:
a b c
0 0 0
1 0 0
0 1 0
0 0 1
1 1 0
1 0 1
0 1 1
1 1 1



Diagrammi ad occhio

Andamento di 3 segnali:



Relazione di causa/effetto di un blocco con 3 ingressi e 2 uscite:

ingresso

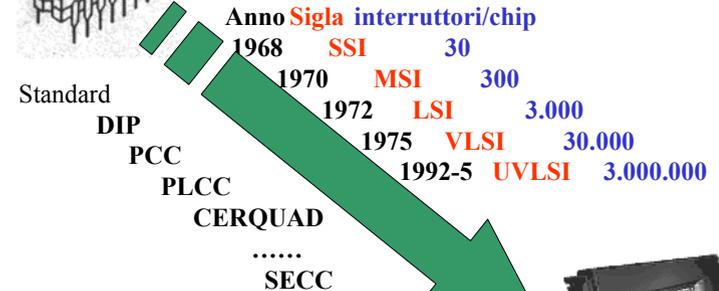
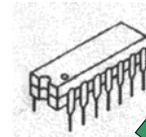


uscita

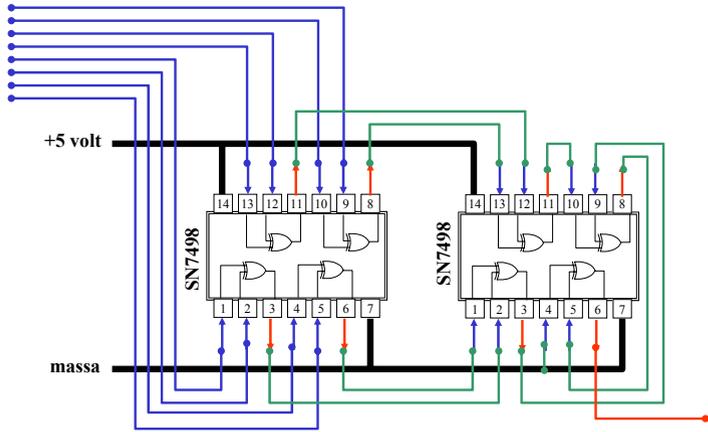


Data sheet

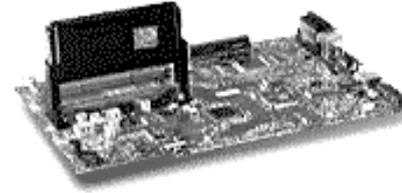
Tecnologia elettronica: chip e contenitori



Tecnologia elettronica: collegamenti



Tecnologia elettronica: piastre e connettori



Standard
SCSI
PCMCIA
.....

