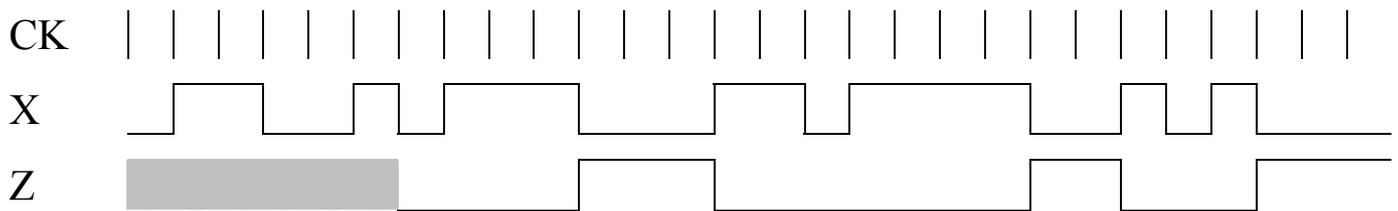


### ESERCIZIO N. 1A – PAGINA 1

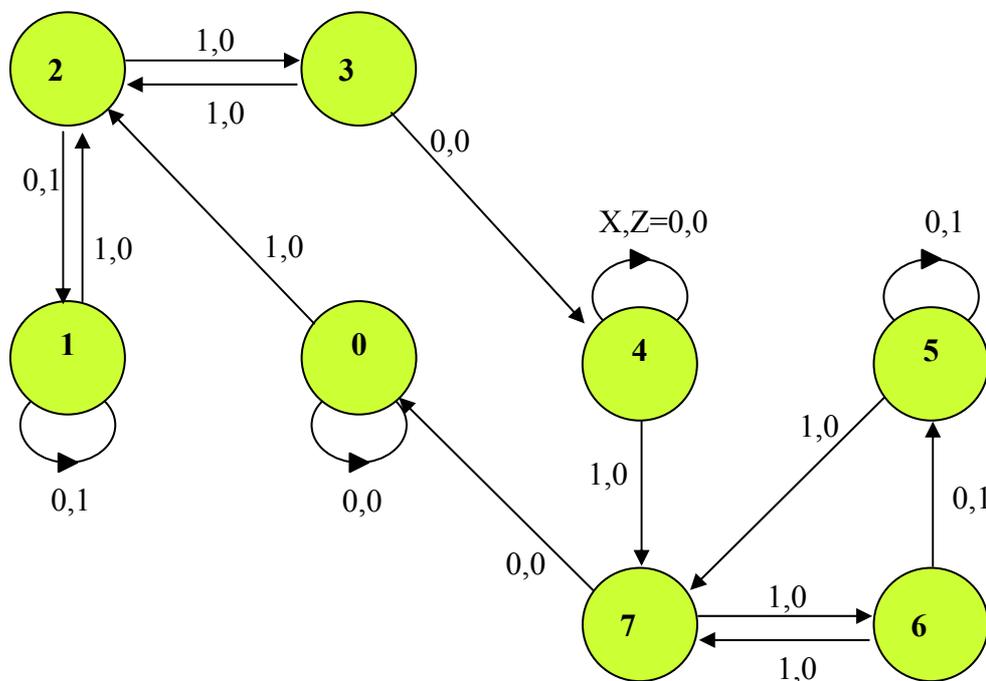
Un sistema sincrono riceve in ingresso un segnale binario X. Il valore dell'uscita Z deve tener conto della durata degli ultimi due periodi in cui si è avuto X=1, ed in particolare:

- $Z=1$  se entrambi i periodi si sono protratti per un numero pari di cicli di clock;
- $Z=1$  se entrambi i periodi si sono protratti per un numero dispari di cicli di clock;
- $Z=0$  se un periodo si è protratto per un numero pari di cicli di clock e l'altro per un numero dispari di cicli di clock.

L'uscita Z deve assumere il valore calcolato con la regola sopra specificata non appena X si porta a 0, e mantenerlo fintantoché X non si riporta ad 1. Quando X vale 1, l'uscita Z deve valere sempre 0.



**DOMANDA N.1 (PUNTI 5)** – Tracciare il grafo degli stati del sistema.



**ESERCIZIO N. 1A – PAGINA 2**

**DOMANDA N.2 (PUNTI 2)** – Tracciare la tabella di flusso, evidenziare gli stati equivalenti senza procedere alla riduzione. Codificare gli stati convertendo i loro “nomi” decimali in numeri binari e tracciare la tabella delle transizioni.

S <sup>n</sup>	X=0	X=1
0	0, 0	2, 0
1	1, 1	2, 0
3	4, 0	2, 0
2	1, 1	3, 0
4	4, 0	7, 0
5	5, 1	7, 0
7	0, 0	6, 0
6	5, 1	7, 0

S<sup>n+1</sup>, Z

S <sup>n</sup>	(y <sub>2</sub> y <sub>1</sub> y <sub>0</sub> ) <sup>n</sup>	X=0	X=1
0	0 0 0	0 0 0, 0	0 1 0, 0
1	0 0 1	0 0 1, 1	0 1 0, 0
3	0 1 1	1 0 0, 0	0 1 0, 0
2	0 1 0	0 0 1, 1	0 1 1, 0
4	1 0 0	1 0 0, 0	1 1 1, 0
5	1 0 1	1 0 1, 1	1 1 1, 0
7	1 1 1	0 0 0, 0	1 1 0, 0
6	1 1 0	1 0 1, 1	1 1 1, 0

(y<sub>2</sub> y<sub>1</sub> y<sub>0</sub>)<sup>n+1</sup>, Z

**DOMANDA N.3 (PUNTI 2)** – Tracciare la mappa del valore futuro per la variabile di stato y<sub>2</sub>, ricavare le espressioni minime a NAND delle funzioni di eccitazione del corrispondente flip-flop JK.

X y <sub>2</sub> <sup>n</sup>	y <sub>1</sub> <sup>n</sup> y <sub>0</sub> <sup>n</sup>			
	00	01	11	10
00	0	0	1	0
01	1	1	0	1
11	1	1	1	1
10	0	0	0	0

y<sub>2</sub><sup>n+1</sup>

X y <sub>2</sub> <sup>n</sup>	y <sub>1</sub> <sup>n</sup> y <sub>0</sub> <sup>n</sup>			
	00	01	11	10
00	0	0	1	0
01	-	-	-	-
11	-	-	-	-
10	0	0	0	0

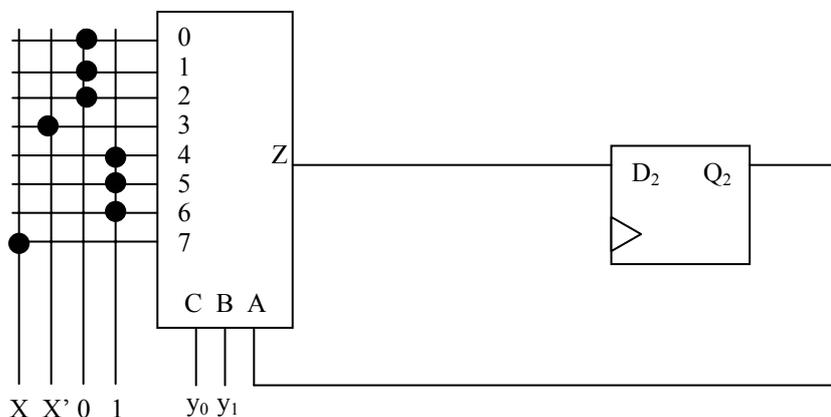
J<sub>2</sub><sup>n</sup>

X y <sub>2</sub> <sup>n</sup>	y <sub>1</sub> <sup>n</sup> y <sub>0</sub> <sup>n</sup>			
	00	01	11	10
00	-	-	-	-
01	0	0	1	0
11	0	0	0	0
10	-	-	-	-

K<sub>2</sub><sup>n</sup>

$$J_2^n = K_2^n = (X' y_1 y_0)^n = (X' y_1 y_0) + 0 = (X' \uparrow y_1 \uparrow y_0) \uparrow 1$$

**DOMANDA N.4 (PUNTI 2)** – Si vuole realizzare la porzione di schema logico relativa alla variabile y<sub>2</sub> con flip-flop D e multiplexer a 8 vie e 3 indirizzi. Completare lo schema logico sotto riportato.

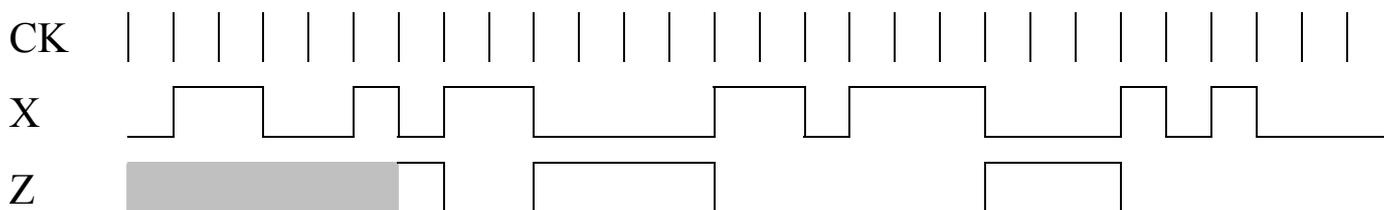


### ESERCIZIO N. 1B – PAGINA 1

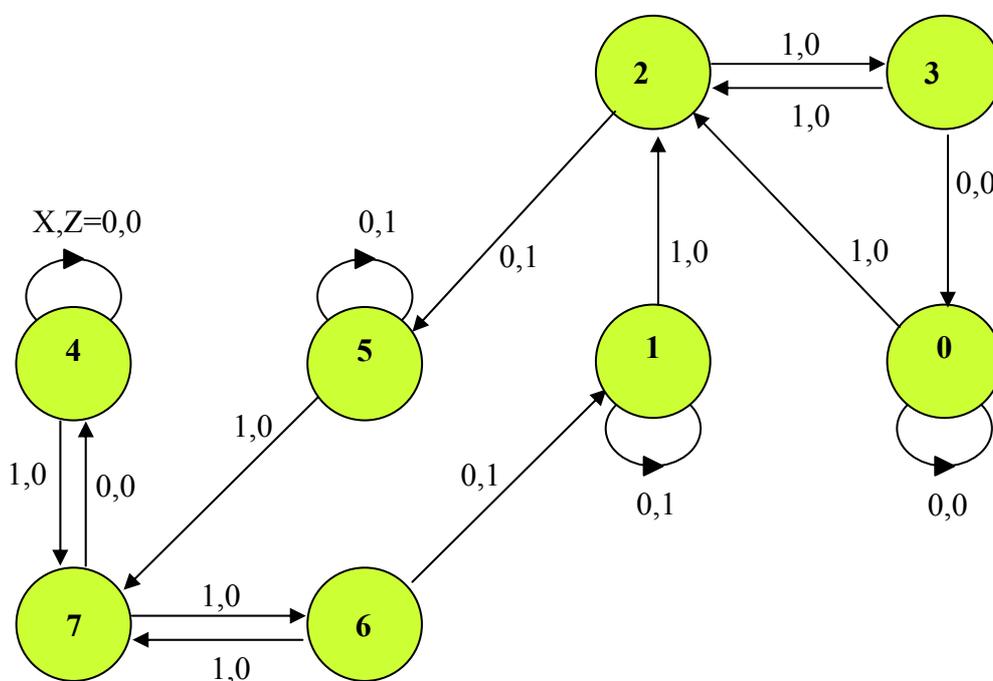
Un sistema sincrono riceve in ingresso un segnale binario X. Il valore dell'uscita Z deve tener conto della durata degli ultimi due periodi in cui si è avuto X=1, ed in particolare:

- $Z=0$  se entrambi i periodi si sono protratti per un numero pari di cicli di clock;
- $Z=0$  se entrambi i periodi si sono protratti per un numero dispari di cicli di clock;
- $Z=1$  se uno dei due periodi si è protratto per un numero pari di cicli di clock e l'altro per un numero dispari di cicli di clock.

L'uscita Z deve assumere il valore calcolato con la regola sopra specificata non appena X si porta a 0, e mantenerlo fintantoché X non si riporta ad 1. Quando X vale 1, l'uscita Z deve valere sempre 0.



**DOMANDA N.1 (PUNTI 5)** – Tracciare il grafo degli stati del sistema.



**ESERCIZIO N. 1B – PAGINA 2**

**DOMANDA N.2 (PUNTI 2)** – Tracciare la tabella di flusso, evidenziare gli stati equivalenti senza procedere alla riduzione. Codificare gli stati convertendo i loro “nomi” decimali in numeri binari e tracciare la tabella delle transizioni.

S <sup>n</sup>	X=0	X=1
0	0, 0	2, 0
1	1, 1	2, 0
3	0, 0	2, 0
2	5, 1	3, 0
4	4, 0	7, 0
5	5, 1	7, 0
7	4, 0	6, 0
6	1, 1	7, 0

S<sup>n+1</sup>, Z

S <sup>n</sup>	(y <sub>2</sub> y <sub>1</sub> y <sub>0</sub> ) <sup>n</sup>	X=0	X=1
0	0 0 0	0 0 0, 0	0 1 0, 0
1	0 0 1	0 0 1, 1	0 1 0, 0
3	0 1 1	0 0 0, 0	0 1 0, 0
2	0 1 0	1 0 1, 1	0 1 1, 0
4	1 0 0	1 0 0, 0	1 1 1, 0
5	1 0 1	1 0 1, 1	1 1 1, 0
7	1 1 1	1 0 0, 0	1 1 0, 0
6	1 1 0	0 0 1, 1	1 1 1, 0

(y<sub>2</sub> y<sub>1</sub> y<sub>0</sub>)<sup>n+1</sup>, Z

**DOMANDA N.3 (PUNTI 2)** – Tracciare la mappa del valore futuro per la variabile di stato y<sub>2</sub>, ricavare le espressioni minime a NAND delle funzioni di eccitazione del corrispondente flip-flop JK.

X y <sub>2</sub> <sup>n</sup>	y <sub>1</sub> <sup>n</sup> y <sub>0</sub> <sup>n</sup>			
	00	01	11	10
00	0	0	0	1
01	1	1	1	0
11	1	1	1	1
10	0	0	0	0

y<sub>2</sub><sup>n+1</sup>

X y <sub>2</sub> <sup>n</sup>	y <sub>1</sub> <sup>n</sup> y <sub>0</sub> <sup>n</sup>			
	00	01	11	10
00	0	0	0	1
01	-	-	-	-
11	-	-	-	-
10	0	0	0	0

J<sub>2</sub><sup>n</sup>

X y <sub>2</sub> <sup>n</sup>	y <sub>1</sub> <sup>n</sup> y <sub>0</sub> <sup>n</sup>			
	00	01	11	10
00	-	-	-	-
01	0	0	0	1
11	0	0	0	0
10	-	-	-	-

K<sub>2</sub><sup>n</sup>

$$J_2^n = K_2^n = (X' y_1 y_0')^n = (X' y_1 y_0') + 0 = (X' \uparrow y_1 \uparrow y_0') \uparrow 1$$

**DOMANDA N.4 (PUNTI 2)** – Si vuole realizzare la porzione di schema logico relativa alla variabile y<sub>2</sub> con flip-flop D e multiplexer a 8 vie e 3 indirizzi. Completare lo schema logico sotto riportato.

